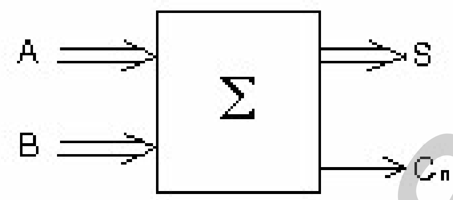
Синтез на суматори

Суматор за две n-разрядни двоични числа може да се създаде във вид на комбинационна логическа схема с 2n входа и n+1 изхода.

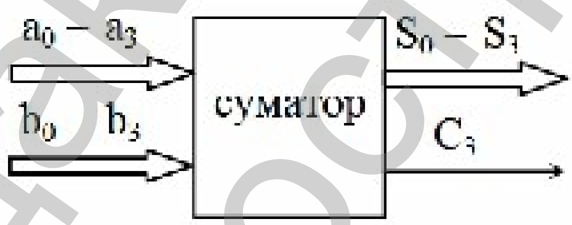


- A, B – n-разрядни двоични числа
- C – бит за пренос
- S – сума

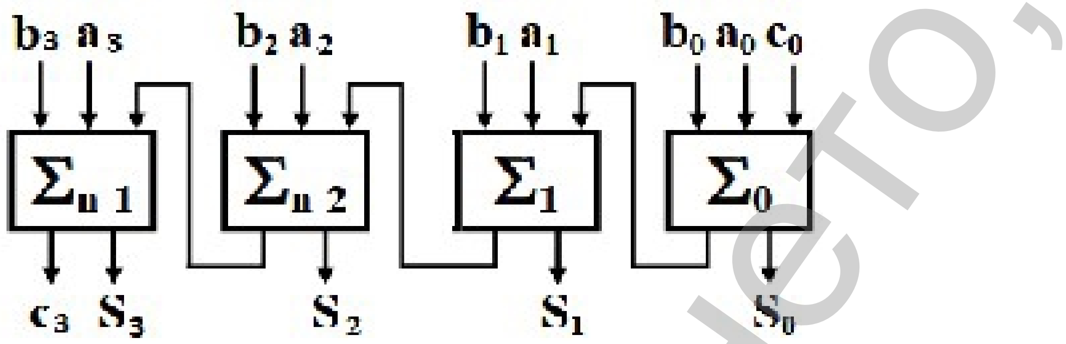
<u>Задача:</u> Да се синтезира четириразряден двоичен суматор.

Анализ на задачата: Двете n-разрядни двоични числа, които участват в операцията, се означават като $A=a_3\ a_2\ a_1\ a_0$ и $B=b_3\ b_2\ b_1\ b_0$. Информацията за преноса в i-тия разряд се представя във вид на бит за пренос C_i, равен на 1, ако има пренос от събирането на (i-1)-те разряди и 0 в противен случай. Тогава операцията, която трябва да се извърши за всеки разряд i, се изразява в събирането на трите бита $\mathbf{a_i}$, $\mathbf{b_i}$ и $\mathbf{c_i}$, като в резултат се получава i-тият разряд на сумата $\mathbf{S_i}$ и пренос към следващия разряд $\mathbf{C_{i+1}}$.

Общия вид на суматора е:



Ако трябва да опишем функциите, които реализира тази комбинационна логическа схема, с таблица на истинност, то тя ще трябва да има $2^8 = 256$ реда (4 променливи за съответните разряди на едното число и четири променливи за съответните разряди на другото число – общо 8). Можем да декомпозираме тази сложна функция (респективно тази сложна комбинационна логическа схема) до 4 едноразрязни суматора и да ги свържем в схема, в която преносът от събирането на предходните разряди участва в събирането на следващите разряди – така наречената схема на суматор с последователен пренос. 4-разрядният суматор ще има следния вид:



Решение: Таблицата на истинност на едноразрядния пълен двоичен суматор е:

a_i	b_i	c_{i-1}	c_i	s_i
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Логическите изрази на изходните функции могат да се изразят след попълване на карти на Карно и минимизация.

- за преноса C_i:

$a_i\backslash b_i c_{i-1}$	00	01	11	10
0	0	0	1	0
1	0	1	1	1

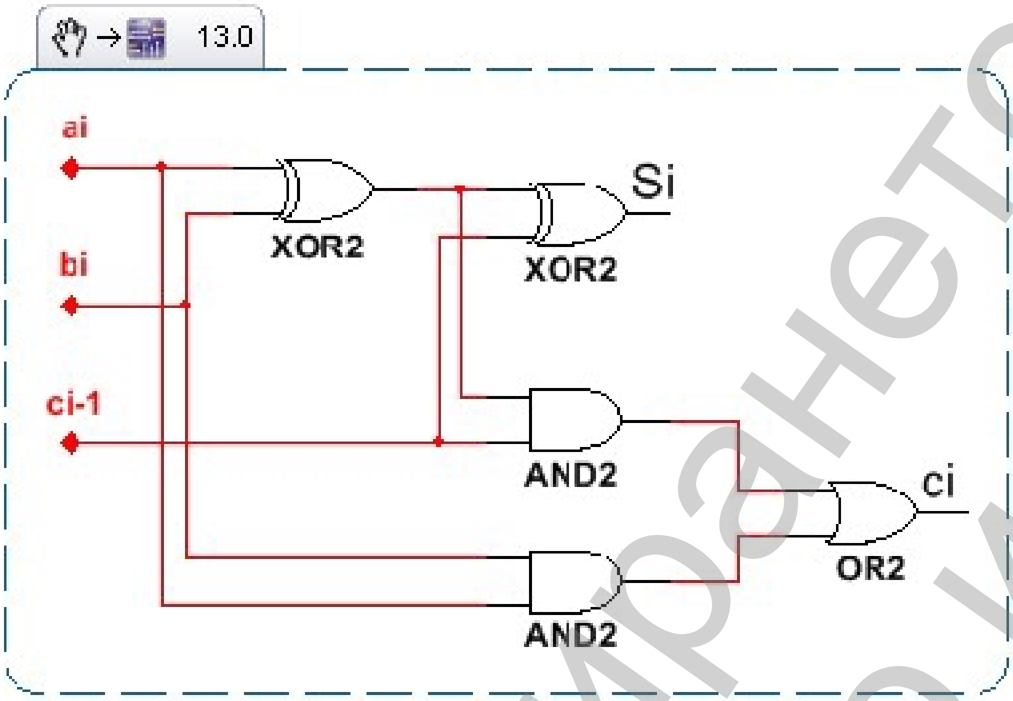
$$c_i = a_i c_{i-1} + a_i b_i + b_i c_{i-1}$$

- за сумата S_i

$a_i\backslash b_i c_{i-1}$	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$\begin{aligned} S_i &= \overline{a_i}\,\overline{b_i}\,c_{i-1} + \overline{a_i}\,b_i\,\overline{c_{i-1}} + a_i\,\overline{b_i}\,\overline{c_{i-1}} + a_i b_i c_{i-1} \\ &= \overline{a_i}\left(\overline{b_i}\,c_{i-1} + b_i\,\overline{c_{i-1}}\right) + a_i\left(\overline{b_i}\,\overline{c_{i-1}} + b_i c_{i-1}\right) \\ &= \overline{a_i}\left(b_i \oplus c_{i-1}\right) + a_i\left(\overline{b_i \oplus c_{i-1}}\right) = a_i \oplus b_i \oplus c_{i-1} \end{aligned}$$

Схемна реализация на едноразрядния пълен двоичен суматор:



Системата от уравнения за всеки суматор Σ_i е следната:

- i=0

$$c_0 = c_0 b_0$$

$$S_0 = \overline{a_0} b_0 + a_0 \overline{b_0}$$

- i=1

$$c_1 = a_1 c_0 + a_1 b_1 + b_1 c_0$$

$$S_1 = \overline{a_1}\,\overline{b_1} c_0 + \overline{a_1} b_1 \overline{c_0} + a_1 \overline{b_1}\,\overline{c_0}$$

- i=2

$$c_2 = a_2 c_1 + a_2 b_2 + b_2 c_1$$

$$S_2 = \overline{a_2}\,\overline{b_2} c_1 + \overline{a_2} b_2 \overline{c_1} + a_2 \overline{b_2}\,\overline{c_1}$$

- i=3

$$c_1 = a_3 c_2 + a_3 b_3 + b_3 c_2$$

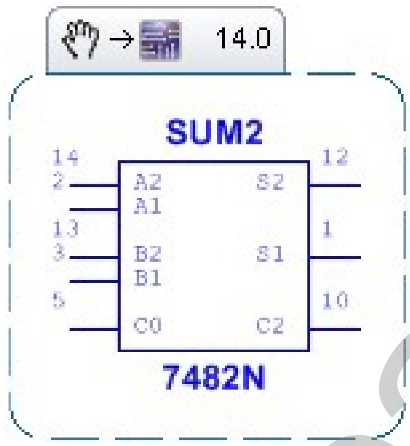
$$S_0 = \overline{a_3}\,\overline{b_3} c_2 + \overline{a_3} b_3 \overline{c_2} + a_3 \overline{b_3}\,\overline{c_2}$$

Сами можете да начертаете схемата в пълния ѝ вид, като приложите последователно свързване на четирите еднобитови пълни суматора.

Реализация на 4-битов суматор чрез интегрална схема 7482.

ИС 7482 реализира събиране на две двубитови числа. По задание трябва да се съберат четири битови числа, което налага свързване на две ИС 7482.

ИС 7482 представлява 2-битов пълен суматор.



На входовете му постъпват по два бита на двоични числа (A_1, A_2 и B_1, B_2) и бит за пренос (C_0), който се използва при последователно свързване на няколко суматора. Изходите на ИС 7482 са съответно (S_1 и S_2) от събирането на битовете подадени на водовете и пренос (C_2) възникнал от 2-битовото събиране. Събирането се осъществява първо на младшите разряди, т.е ($A_1 + B_1$), а след това ($A_2 + B_2$)

<u>Пример 1</u>: Да се реализира комбинационна логическа схема за събиране на числата с използване на ИС 7482.

A = 1010
B = 1010

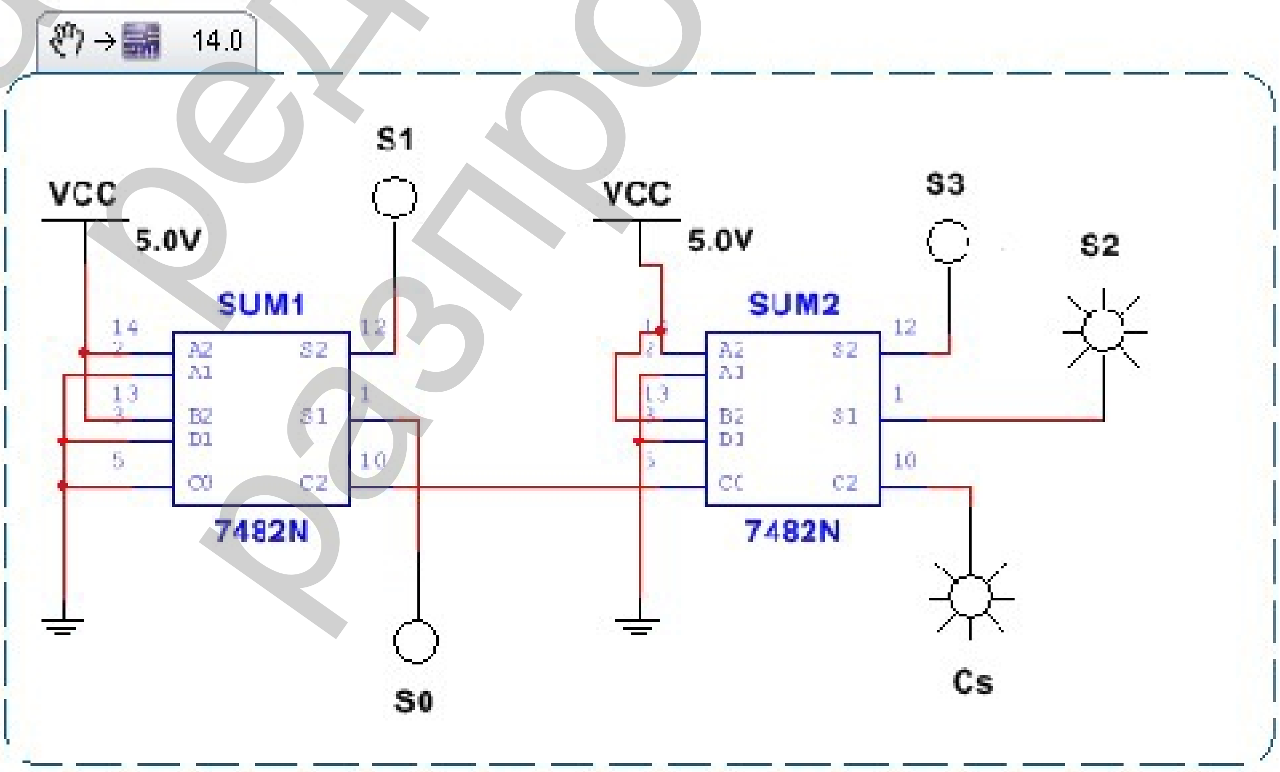
A_3	A_2	A_1	A_0
1	0	1	0

B_3	B_2	B_1	B_0
1	0	1	0

Резултат: 10100

C_n	S_3	S_2	S_1	S_0
1	0	1	0	0

Схемна реализация:



В SUM1 постъпват най-младшите битове на двете числа (A_0, A_1 и B_0, B_1). В SUM2 постъпват (A_2, A_3 и B_2, B_3). Като резултат получаваме сумите от всяко побитово събиране и възникнал пренос от събирането на най-старшите разряди (A_3 и B_3).

Пример 2: Да се реализира комбинационна логическа схема за събиране на числата с използване на ИС 7482.

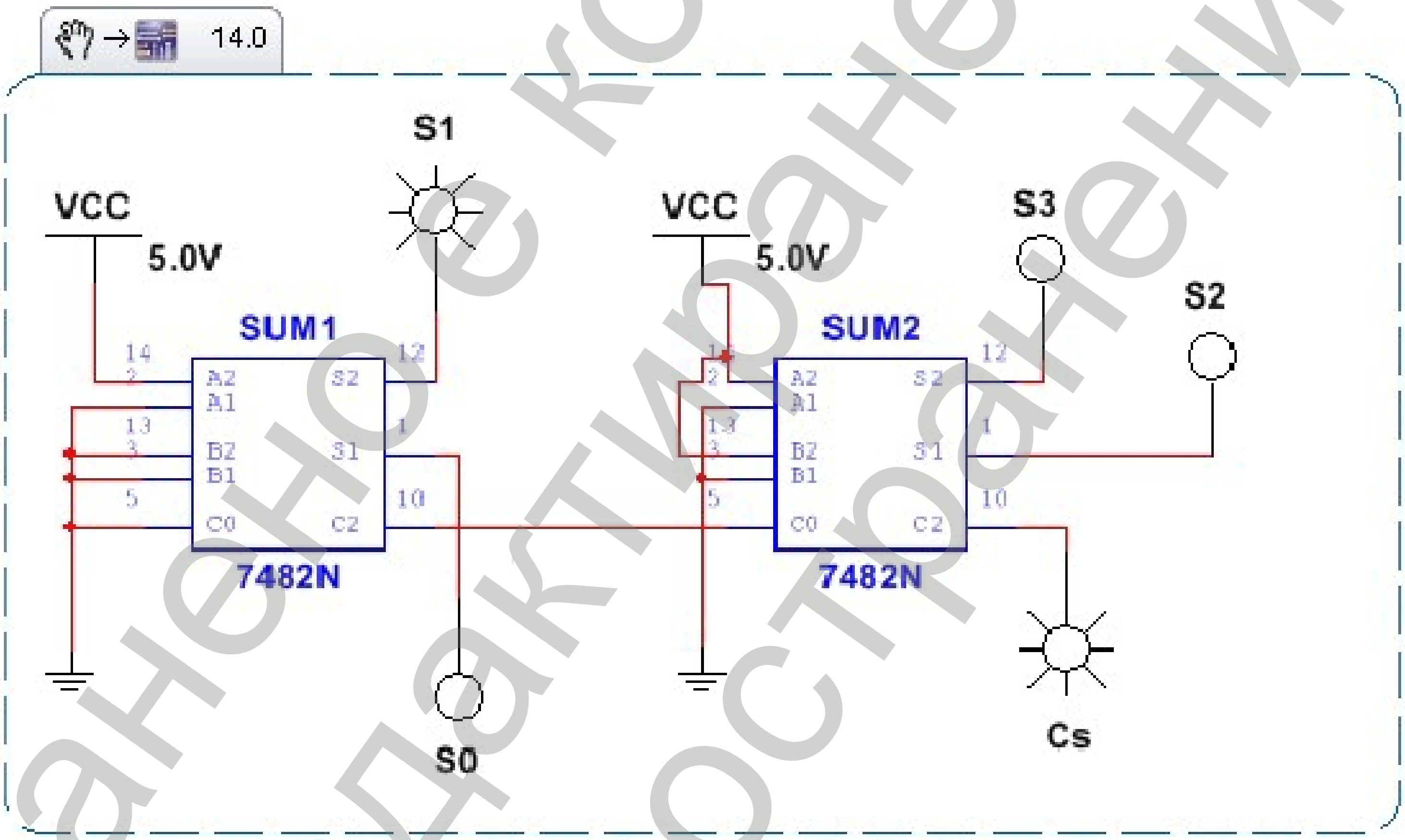
A = 1010
B = 1000
Резултат: 10010

A_3	A_2	A_1	A_0
1	0	1	0

B_3	B_2	B_1	B_0
1	0	0	0

C_n	S_3	S_2	S_1	S_0
1	0	0	1	0

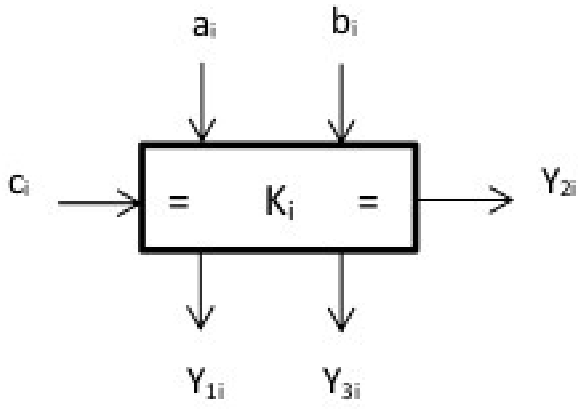
Схемна реализация:



Синтез на компаратори

Цифровите компаратори са схеми, предназначени за сравняване на двоични числа. В общия случай те имат 2n входа (n е броят на разрядите на сравняваните двоични числа) и 3 изхода - за “по-голямо”, за “по-малко” и за “равно”. В резултат от сравнението само на един от изходите се получава 1, а на останалите - 0.

Едноразрядният компаратор изглежда по следния начин:



- a_i и b_i – битове на двоично число
- Y_{2i} – изход, който се активира при равенство на сравняваните числа
- Y_{1i} - изход, който се активира, когато A>B
- Y_{3i} - изход, който се активира, когато A<B

<u>Задача:</u> Да се синтезира компаратор за сравняване на две 4-битови цели положителни числа.

Анализ на задачата:
Сравняването започва от най-старшите разряди и приключва при разлика в разрядите.

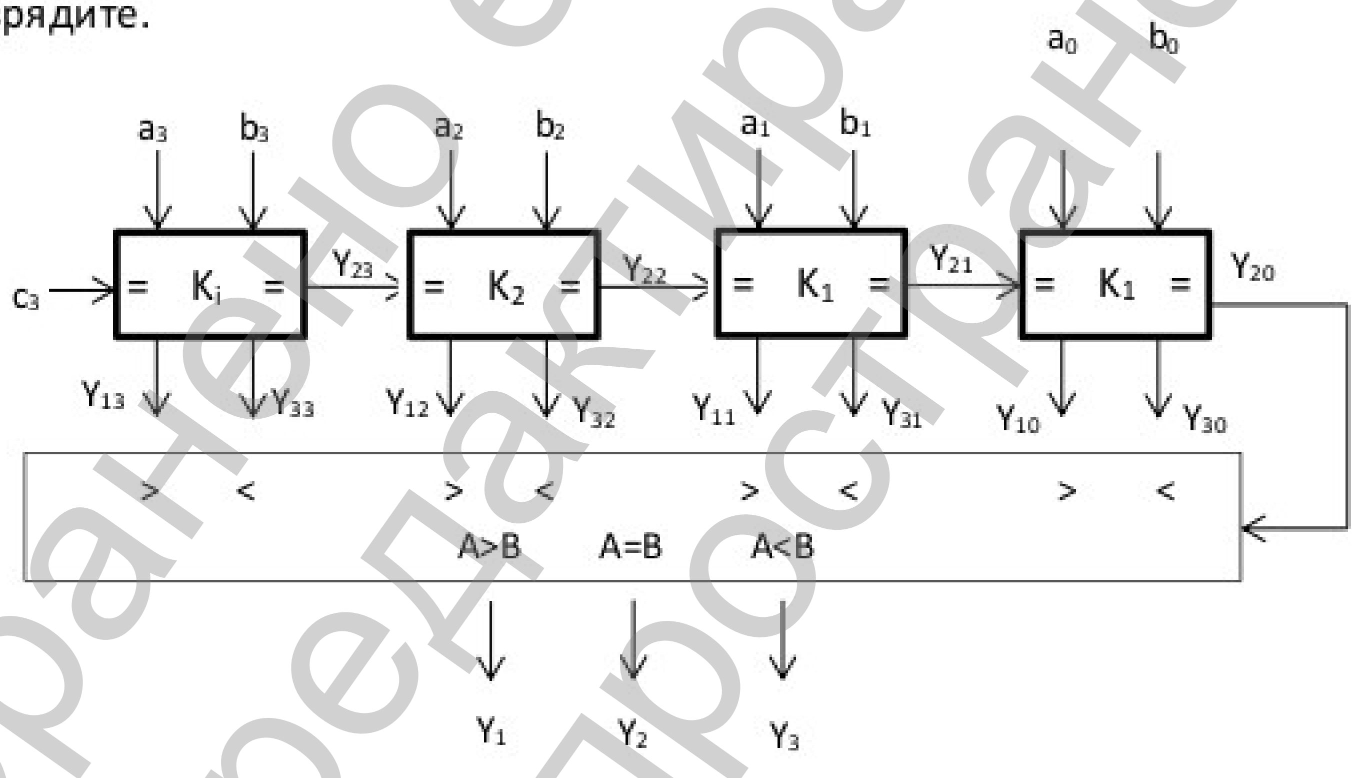


Таблица на истинност на едноразряден компаратор:

c_i	a_i	b_i	Y_{1i} $a_i > b_i$	Y_{2i} $a_i = b_i$	Y_{3i} $a_i < b_i$
0	*	*	0	0	0
1	0	0	0	1	0
1	0	1	0	0	1
1	1	0	1	0	0
1	1	1	0	1	0

Уравнения на изходните функции **за i-тия** компаратор:

- У$_{1i}$

c_i\a_ib_i	00	01	11	10
0	0	0	0	0
1	0	0	0	1

$$y_{1i} = c_i\, a_i\, \overline{b_i}$$

- У$_{2i}$

c_i\a_ib_i	00	01	11	10
0	0	0	0	0
1	1	0	1	0

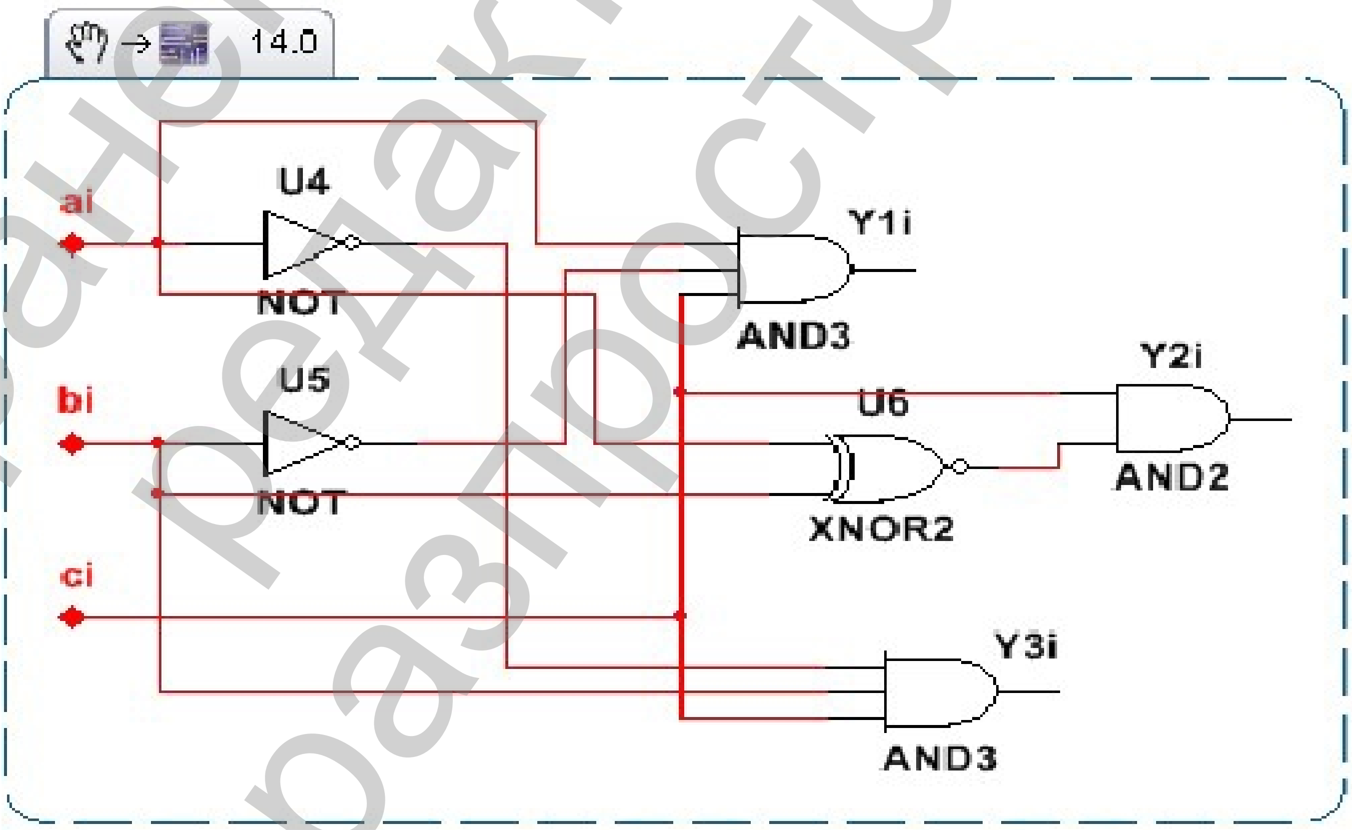
$$y_{2i} = c_i \left(a_i b_i + \overline{a_i}\, \overline{b_i}\right) = c_i\left(\overline{a_i \oplus b_i}\right)$$

- У$_{3i}$

c_i\a_ib_i	00	01	11	10
0	0	0	0	0
1	0	1	0	0

$$y_{3i} = c_i\, \overline{a_i}\, b_i$$

Схемна реализация:



Уравнения на резултата от сравнението:

$Y_1 = Y_{13} + Y_{12} + Y_{11} + Y_{10}$

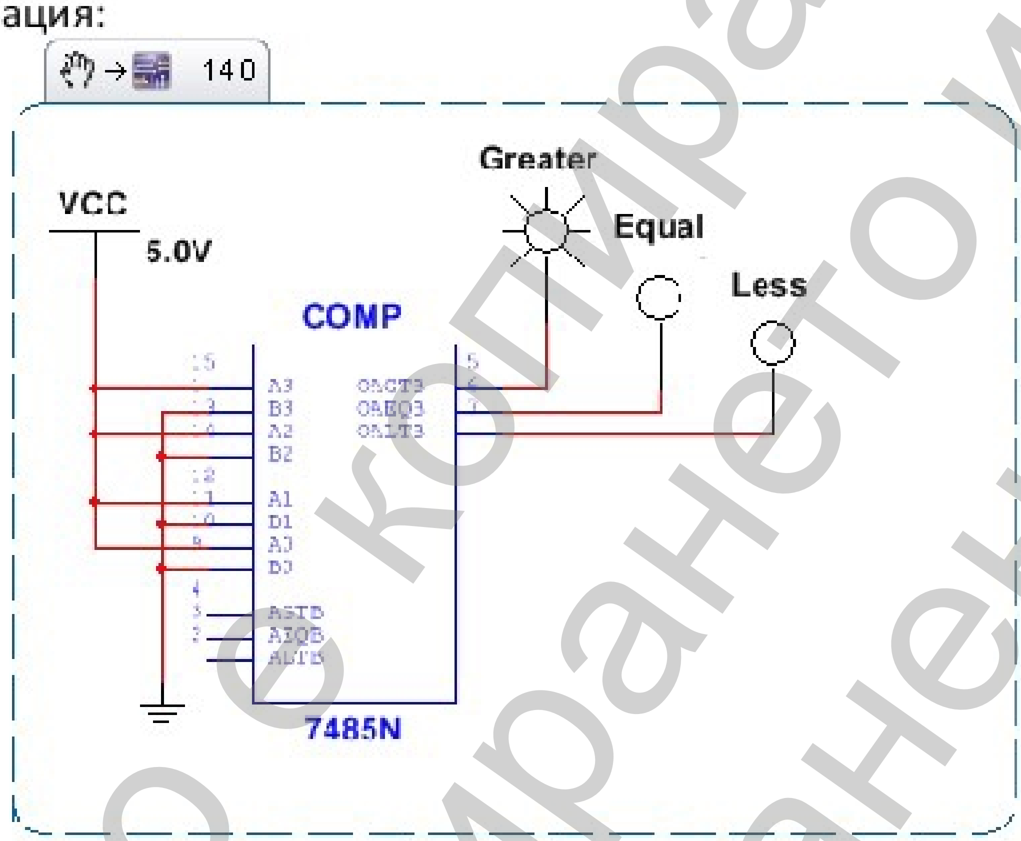
$Y_2 = Y_{20}$

$Y_3 = Y_{33} + Y_{32} + Y_{31} + Y_{30}$

Пример 1: Да се реализира четириразряден двоичен компаратор за сравнение на числата A = 1111 и B = 0000 с използване на ИС 7485.

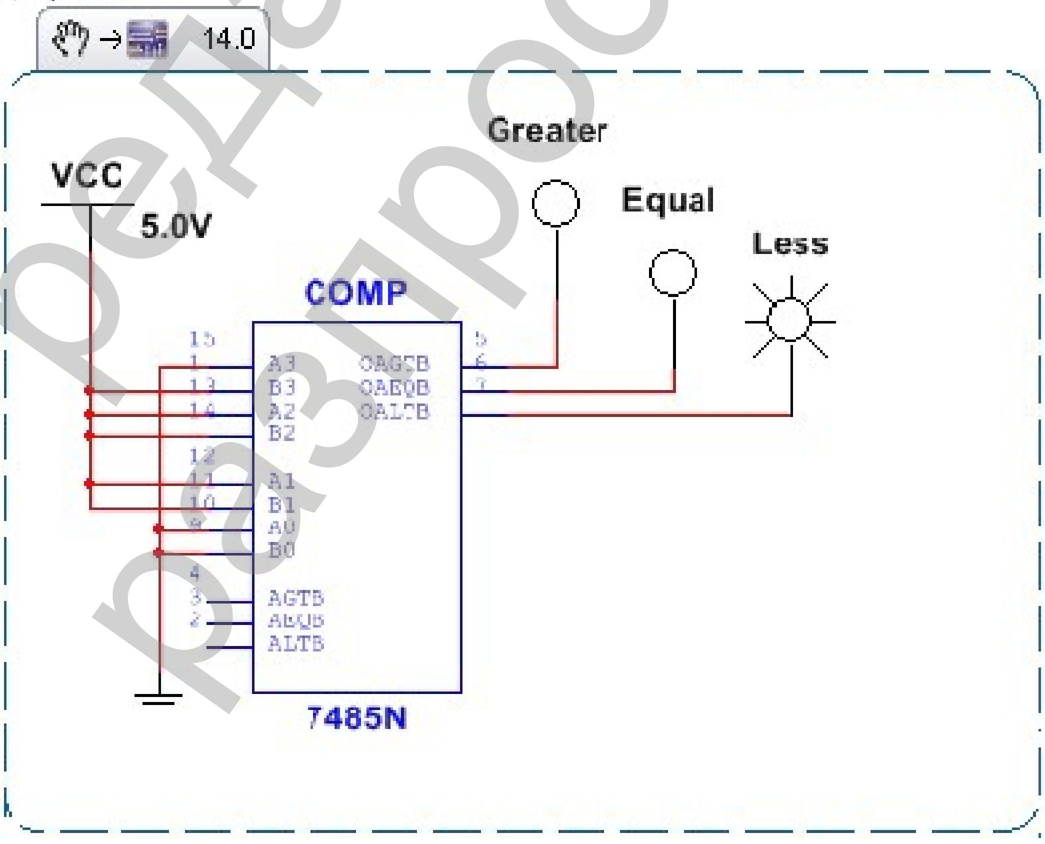
Резултатът е A > B, т. е. активен трябва да бъде изход Greater.

Схемна реализация:



Пример 2: Да се реализира четириразряден двоичен компаратор за сравнение на числата A = 0110 и B = 1110 с използване на ИС 7485.

Резултатът е A < B, т. е. активен трябва да бъде изход Less.
Схемна реализация:



Пример 3: Да се реализира четириразряден двоичен компаратор за сравнение на числата A = 1110 и B = 1110 с използване на ИС 7485.

Резултатът е A = B, т. е. активен трябва да бъде изход Equal.

Схемна реализация: